

## IC 封装热阻的定义与量测技术

热阻值用于评估电子封装的散热效能，是热传设计中一个相当重要的参数，正确了解其物理意义以及使用方式对于电子产品的设计有很大的帮助，本文中详细介绍了热阻的定义、发展、以及量测方式，希望使工程设计人员对于热阻的观念以及量测方式有所了解，有助于电子产品的散热设计。

### 介绍

近年来由于电子产业的蓬勃发展，电子组件的发展趋势朝向高功能、高复杂性、大量生产及低成本的方向。组件的发热密度提升，伴随产生的发热问题也越来越严重，而产生的直接结果就是产品可靠度降低，因而热管理（thermal management）相关技术的发展也越来越重要【1】。电子组件热管理技术中最常用也是重要的评量参考是热阻(thermal resistance)，以 IC 封装而言，最重要的参数是由芯片界面到固定位置的热阻，其定义如下：

$$\theta_{JX} = \frac{T_J - T_X}{P} \dots\dots\dots (1)$$

热阻值一般常用  $\theta$  或是 R 表示，其中  $T_J$  为界面位置的温度， $T_X$  为热传到某点位置的温度，P 为输入的发热功率。热阻大表示热不容易传递，因此组件所产生的温度就比较高，由热阻可以判断及预测组件的发热状况。电子系统产品设计时，为了预测及分析组件的温度，需要使用热阻值的数据，因而组件设计者则除了需提供良好散热设计产品，更需提供可靠的热阻数据供系统设计之用【2】。

对于遍布世界各地的设计及制造厂商而言，为了要能成功的结合在一起，必须在关键技术设定工业标准。单就热管理技术而言，其中就牵涉了许多不同的软硬件制造厂商，因此需透过一些国际组织及联盟来订定相关技术标准。

本文中就将就热阻的相关标准发展、物理意义及量测方式等相关问题作详细介绍，以使电子组件及系统设计者了解热阻相关的问题，并能正确的应用热阻值于组件及系统设计。

### 封装热传标准与定义

在 1980 年代，封装的主要技术是利用穿孔（through hole）方式将组件安装于单面镀金属的主机板，IC 组件的功率层级只有 1W 左右，在 IC 封装中唯一的散热增进方式是将导线架材料由低传导性的铁合金 Alloy42 改为高传导性的铜合金。随着技术的提升，从 1990 年代开始，半导体及电子封装技术已经有了很大的进步，为了增加组装密度，组件的安装方式采用表面黏着(surface mount)技术，虽然机板采用更多电源层的多层铜箔的机板，然而所产生的热传问题却更为严重。为了增加封装的散热效能，开始将金属的散热片(heat spreader)插入封装之中。在 1990 年代晚期，BGA (Ball Grid Array) 的封装型式开始发展，由于面数组的方式可容纳更多的锡球作为 I/O，因此封装的体积大量

缩小，而相对的机板的 I/O 线路也越来越小，使封装技术朝向更进一步的演进，产生的热传问题也较以往更为严重。

早期的电子热传工业标准主要是 SEMI 标准【3】，该标准定义了 IC 封装在自然对流、风洞及无限平板的测试环境下的测试标准。自 1990 年之后，JEDEC JC51 委员会邀集厂商及专家开始发展新的热传工业标准，针对热管理方面提出多项的标准【4】，其中包含了已出版的部分、已提出的部分建议提出的部分，热管理相关标准整理成如图一之表格分布。和 SEMI 标准相比，虽然基本量测方式及原理相同，但内容更为完整，另外也针对一些定义做更清楚的说明【5】。

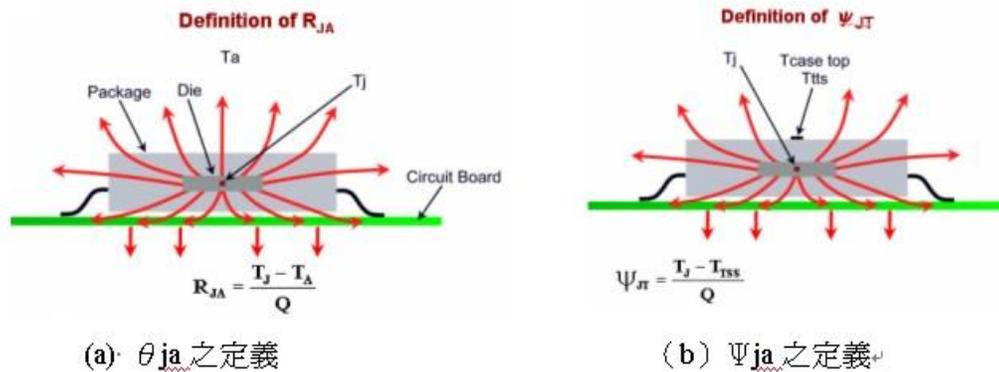
		OVERVIEW JESD51			
THERMAL MEASUREMENT	THERMAL ENVIRONMENT	COMPONENT MOUNTING	DEVICE CONSTRUCTION	THERMAL MODELING	MEASUREMENT APPLICATION
Electrical Test Method JESD51_1	Natural Convection JESD 51-2	Low Effective Thermal Cond. Thermal Test Bd. JESD 51-3	Thermal Test Chip Guideline (Wire Bond.) JESD51-4	Detailed Model Guideline	Application of Thermal Standards Guideline
Infrared Test Method	Forced Convection JESD51-2	Hi Effective Thermal Cond. Thermal Test Bd. JESD51-7	Thermal Test Chip Guideline Flip Chip DCA	Submerged Detail Jet Impingement Conduction Mode Validation Method	Specification Guidelines for Package Manufactures
Test Method Implementation for Active Die	Heat Sink Junction-to-Case	Area Array Thermal Test Bd. JESD 51-9		Dual Cold Plate Conduction Model Validation Method	Specification Guideline for PCB Tolerance Verification
Transient Test Method	PCB Junction to-	Direct Attach Thermal Test Bd.		Compact Model Guideline	

	Board JESD51-8	JESD 51-5	
Thermocouple Measurement Guideline		Through Hole Thermal Test Bd. Array and DIL.	
Interface Measurement Method		Chip Size Package Direct Chip Attach Thermal Test Bd	

Standard Published	
Standard Proposed (In committee work group)	
Standard Suggested	

图一 JEDEC JC15.1 会议订定之已发表标准、提出之标准及建议之标准

SEMI 的标准中定义了两种热阻值，即  $\Theta_{ja}$  及  $\Theta_{jc}$ ，其中  $\Theta_{ja}$  是量测在自然对流或强制对流条件下从芯片界面到大气中的热传，如图二 (a) 所示。由于量测是在标准规范的条件下去做，因此对于不同的基板设计以及环境条件就会有不同的结果，此值可用于比较封装散热的容易与否，用于定性的比较， $\Theta_{jc}$  是指热由芯片界面传到 IC 封装外壳的热阻，如图二 (b)，在量测时需接触一等温面。该值主要是用于评估散热片的性能。



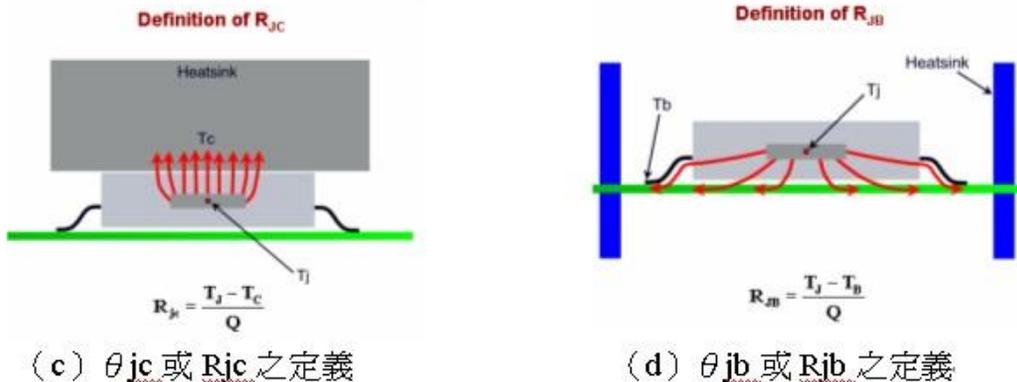
(a)  $\theta_{ja}$  之定義

(b)  $\Psi_{jt}$  之定義

随着封装型式的改变，在新的 JEDEC 标准中增加了  $\theta_{jb}$ 、 $\Psi_{jt}$ 、 $\Psi_{jb}$  等几个定义，其中  $\theta_{jb}$  为在几乎全部热由芯片接面传到测试板的环境下，由芯片接面到测试板上的热阻，如图二 (c) 所示，该值可用于评估 PCB 的热传效能。 $\Psi_{jx}$  为热传特性参数，其定义如下

$$\Psi_{jx} = \frac{T_J - T_X}{P} \dots\dots\dots (2)$$

$\Psi$  和  $\theta$  之定义类似，但不同之处是  $\Psi$  是指在大部分的热量传递的状况下，而  $\theta$  是指全部的热量传递。在实际的电子系统散热时，热会由封装的上下甚至周围传出，而不一定会由单一方向传递，因此  $\Psi$  之定义比较符合实际系统的量测状况。 $\Psi_{jt}$  是指部分的热由芯片接面传到封装上方外壳，如图二 (d) 所示，该定义可用于实际系统产品由 IC 封装外表面温度预测芯片接面温度。 $\Psi_{jb}$  和  $\theta_{jb}$  类似，但是是指在自然对流以及风洞环境下由芯片接面传到下方测试板部分热传时所产生的热阻，可用于由板温去预测接面温度。



(c)  $\theta_{jc}$  或  $R_{jc}$  之定義

(d)  $\theta_{jb}$  或  $R_{jb}$  之定義

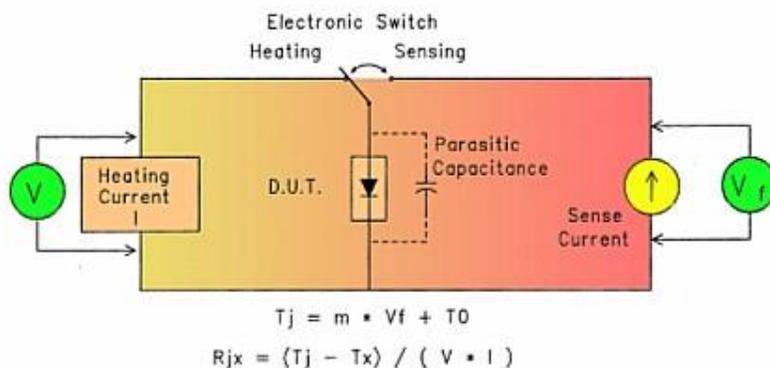
虽然标准下之各种热阻量测值可应用于实际系统产品之温度预测，但是实际应用时仍然有很大的限制。使用标准的  $\theta_{ja}$ 、 $\theta_{jb}$ 、 $\Psi_{jt}$ 、 $\Psi_{jb}$  等量测参数于系统产品的温度预测时，需

注意标准测试条件所用的测试板尺寸、铜箔层及含铜量，也应注意量测时所采用的自然对流及风洞环境和实际系统的差别为何。

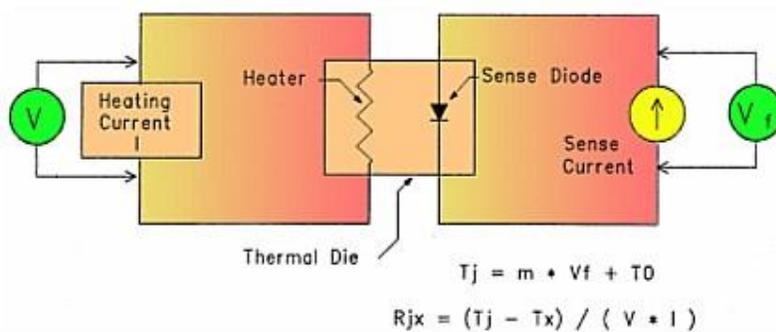
大致上来说，由实验量测之热阻值或是热传参数的主要用途是做为 IC 封装散热效能的定性比较，也就是不论由哪家封装厂封装，只要符合标准方式，就可以比较其散热状况，对于封装散热设计或热传状况有很大的帮助。另外就是实验量测之值也可做为数值模拟的验证及简化之用。

### 热阻量测方法介绍

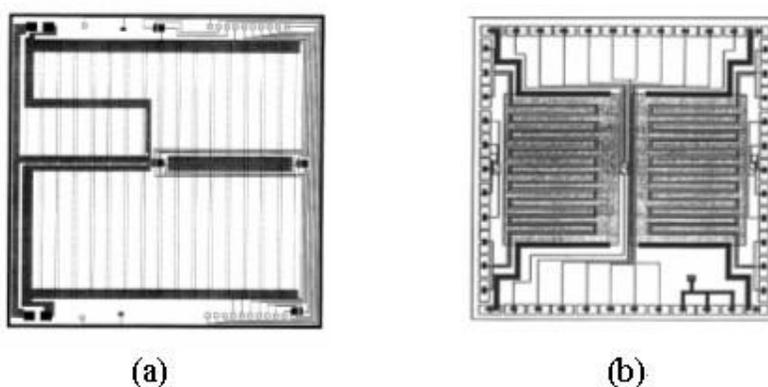
由于一般 IC 封装时芯片接面会被封装材料盖住，而无法直接量测芯片工作时其接面发热的温度，因此热阻量测所采用的方式一般是利用组件的电性特性来量测，例如芯片上的二极管或晶体管的温度及电压特性。电性连接的方式如图三所示【6】，以二极管而言，由于其顺向偏压和温度会呈线性关系，因此可用来做为温度敏感参数(Temperature Sensitive parameter)。由于一般实际的芯片上并不一定有容易量测的二极管接脚，再加上许多封装需在封装实际芯片之前就要量测封装之热阻值，因此大部分是采用热测试芯片(thermal test chip)来进行封装的热阻量测如图四所示【6】。热测试芯片的制造目前已有许多厂商的产品可供利用，其一般的设计标准在 SEMI 320-96、JEDEC JESD51-4 以及 MIL883 等标准中有详细的介绍，一般的热测试芯片中包括了温度感应组件、加热用电阻以及用来连接的金属垫，有的芯片之间有电桥之设计，可使芯片做不同面积之组合，图五为两种热传测试芯片。



图三 利用组件中二极管测试的实验【6】

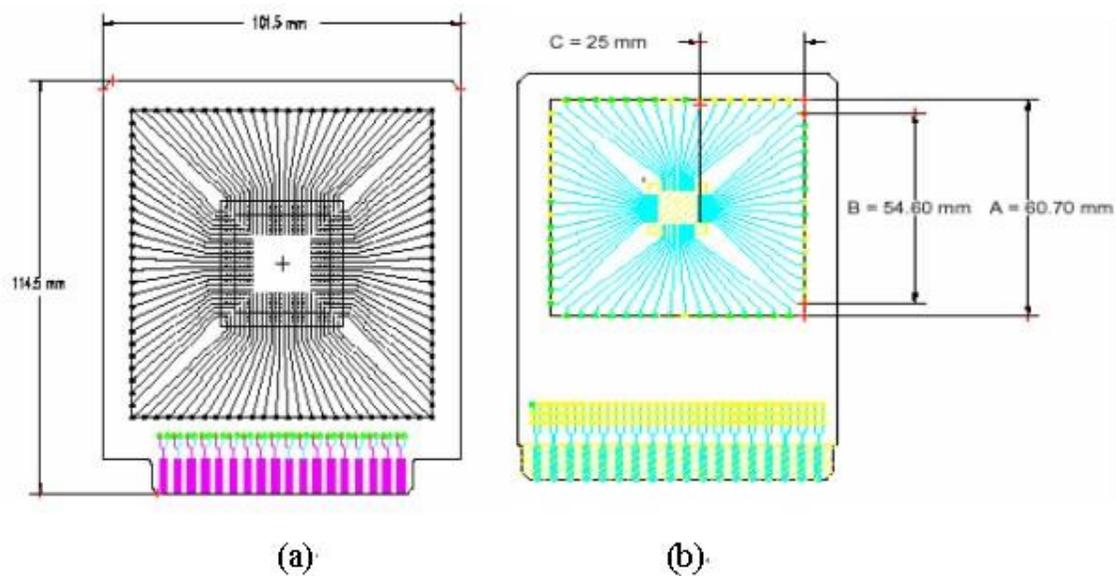


图四 利用热测试芯片测试的实验【6】



图五 两种不同的热测试芯片设计(a)Delco (b)IMECPTCA

量测之前的准备工作首先将和真实芯片相同大小的热测试芯片依各种封装型式的需求封装起来，再依其黏着方式焊接于测试板上，如图六所示。热测试板有两层板及四层板两种，模拟低热导性板及高热导性板两种状况。将封装上有讯号传出的接脚以细电线连接到测试板下方的金手指，将测试板插入连接器中，接出所需的讯号。由于热测试芯片的供应电流、输出电压以及电阻值各供应厂商都有提供量测值，量测前最好先以电表及定电源供应器确定讯号线的连接是否正确。以下将介绍 ⊙ja、⊙jb 以及 ⊙jc 之量测方式。

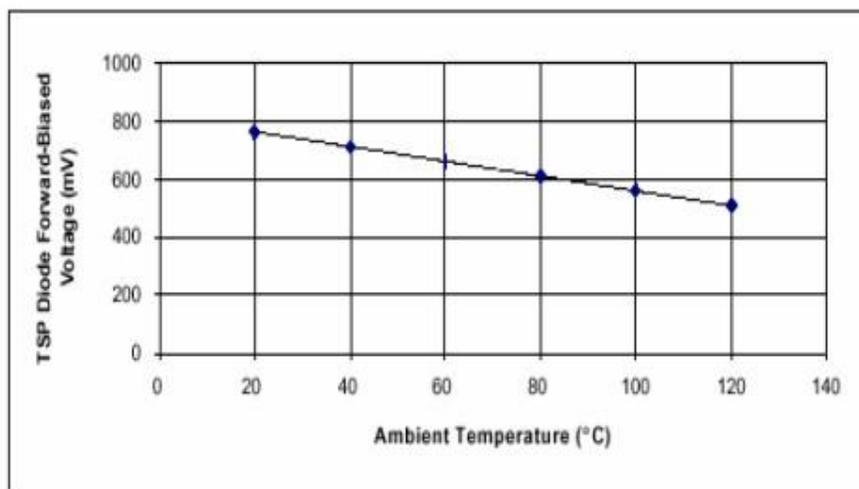


图六 两种不同封装之测试板设计(a)面数组型式 (b) 导线架接脚型式

### 1. $\Theta_{ja}$ 之量测

其量测过程分为温度敏感系数的校正以及自然和风洞测试环境的量测两个部分。其主要设备包括电表、定电流供应器、电源供应器、温度记录器、恒温箱、自然对流测试箱以及风洞装置。量测时首先需决定封装的温度敏感参数 TSP (temperature sensitive parameter)，该值为二极管之输出电压值。供应微小电流到封装中，将封装置于恒温箱中加热到固定温度，等到封装内部及环境温度到达稳定，量测封装表面的温度值，记录二极管电压输出 (TSP) 值。记录几点不同的温度及电压值，做出温度校正线，如图七所示，找出实验值的斜率，称为 K 因子 (K factor)。

$$K = \frac{(T_{HI} - T_{LO})}{(V_{HI} - V_{LO})} \dots \dots \dots (3)$$



图七 TSP 参数校正线

接下来将封装及测试板放入自然对流的测试箱中，如图八所示，输入固定电源加热芯片，记录输出电压，利用温度校正线换算芯片接面的温差值，如式（4）所示，再利用式（5）计算出热阻值。

$$\Delta T_J = K \times \Delta TSP \dots\dots\dots (4)$$

$$\theta_{JA} = (T_{A0} + K \times \Delta TSP - T_{Ass}) / P \dots\dots\dots (5)$$



图八 自然对流封装测试

其中  $T_{A0}$  为输入电源前的温度，而  $T_{Ass}$  为到达稳定状态时的温度。作风洞实验时，如图九所示，先将封装及测试板放置于风洞中固定位置，调节风洞固定风速，再输入不同电源加热芯片，记录在不同风速下的输入电源、输出电压及环境温度，利用温度校正线算出芯片界面温度，再利用式（1）计算出热阻值。

$$\theta_{JX} = \theta_{JC} + \theta_i + \theta_{cp} \dots\dots\dots (6)$$



图九 封装热阻测试风洞

## 2. $\theta_{jc}$ 之量测

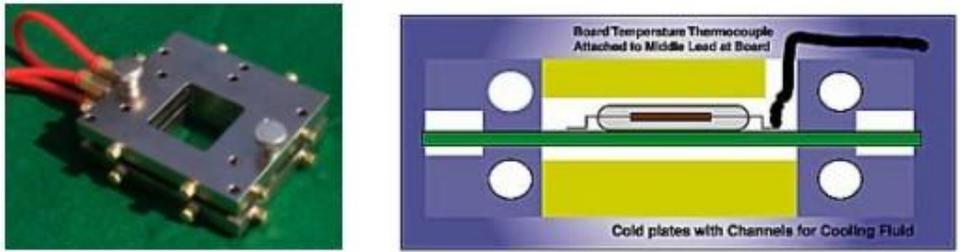
$\theta_{jc}$  之量测虽然在 SEMI G30 中有介绍，主要是利用温度控制的散热片或是温度控制的流体槽方式，使热由单一方向传递，但实际量测不同型式的封装时有困难，因此 JEDEC 中尚未定义出量测方法，主要的原因是必需全部的热由封装上方传出，由于封装的热会经由接脚或锡球传递，因此在一般环境之下很难控制全部的热传向上方，造成实际量测时会有热损失。其二是依定义所量测的面必须最接近芯片接面以及维持等温面，这也使得实际量测上有困难。最近一种新的量测方式受到注意【7】，其主要是利用热传的瞬时趋近方式，将瞬时量得的热阻分成三个部分，即由芯片接面到封装外壳之热阻  $\theta_{jc}$ 、接口材料之热阻  $\theta_i$  以及散热片或冷板 (cold plate) 之热阻  $\theta_{cp}$ ，其测试装置如图十所示，其中  $\theta_i$  为常数，在瞬时下量测  $\theta_{jx}$ 、 $\theta_{cp}$  之值，由下式可算出  $\theta_{jc}$  之值。由于利用瞬时特性，因此可避免等温面等问题。

图十  $\theta_{jc}$  量测装置【7】

### 3. $\theta_{JB}$ 之量测

$\theta_{JB}$  之量测在 JEDEC51-8 中有详细的记载，需利用环型冷板 (ring cold plate)，将测试板及封装夹于中间，利用水冷的方式冷却铜板，使测试板温度降低，如图十一所示。冷板夹到测试板的焊接线路上，离接脚最小 5mm 的距离，将热电偶焊接于封装接脚以量测板温，封装及测试板的正上下面则以绝缘材料以隔绝热散失，需注意挟持的力量大小。量测时首先需量测封装之 K 因子，其方式如上所述，将测试板及封装夹入环型冷板中，等温度达到平衡，量测板温及 TSP 值之变化，利用 (7) 式算出热阻值。

$$\theta_{JB} = (T_{B0} + K \times \Delta TSP - T_{BASS}) / P \dots \dots \dots (7)$$



(Analysis-Tech.-Inc.)

图十一  $\theta_{JB}$  量测装置及示意图

### 结论

热阻值是电子组件设计时很重要的参数，因此如何精确的量出热阻值就成为很重要的技术。本文中就热阻相关标准的发展、物理意义及量测方式等相关问题作详细介绍，希望使电子组件及系统设计工程师能明了热阻值的相关原理及应用，以解决组件及系统过热问题。然而利用标准的量测方法量测出的热阻值在设计应用时仍然须注意一些重点，当系统环境与标准的测试环境不同时（如 PCB 的大小及风速）热阻值会有所不同，因此利用标准方式量出的热阻值最好是作为性能比较或是数值验证之用，用作实际设计时则仅供参考，否则会产生较大的误差。为了克服这个缺点，目前发展的新技术称为精致模型 (compact model)，希望能透过更详细的量测及模拟分析使热阻值成为热阻网络，因此在系统设计应用时较不受环境的影响。尽管如此，由于量测程序较为复杂，因此应用仍然不广。封装及系统设计者需了解热阻值的定义及应用方式，才能做好最佳化的热传设计。